

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-34426

(43) 公開日 平成9年(1997)2月7日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
G 09 G 5/00	5 5 5	9377-5H	G 09 G 5/00	5 5 5 P
		9377-5H		5 5 5 K
5/14		9377-5H	5/14	E
5/36	5 1 0	9377-5H	5/36	5 1 0 M
	5 2 0	9377-5H		5 2 0 L
			審査請求 未請求 請求項の数 2 FD (全 16 頁)	最終頁に統ぐ

(21) 出願番号 特願平7-207670

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(22) 出願日 平成7年(1995)7月21日

(72) 発明者 竹内 啓佐敏

長野県諏訪市大和三丁目3番5号 セイコーエプソン株式会社内

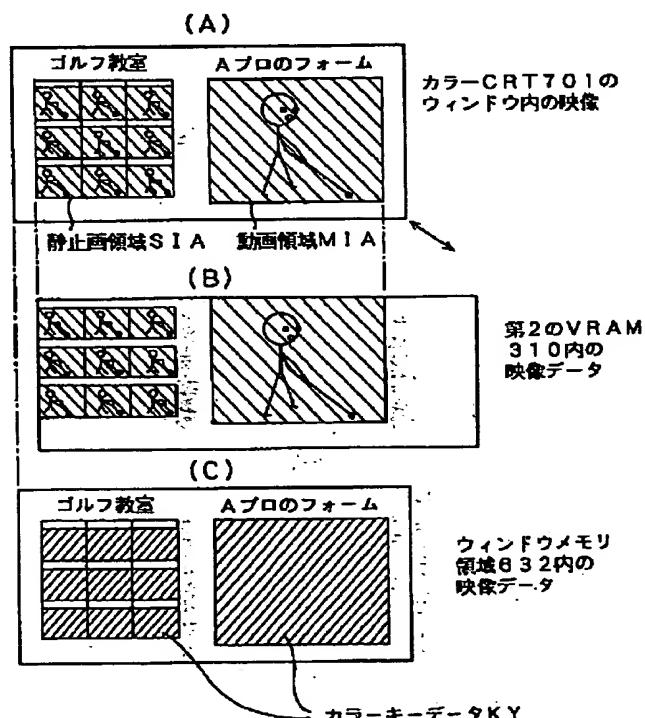
(74) 代理人 弁理士 五十嵐 孝雄 (外3名)

(54) 【発明の名称】 映像表示方法

(57) 【要約】

【課題】 静止画と動画を同時にスケーリングしながら表示する。

【解決手段】 静止画映像信号を映像メモリ310内の静止画領域SIAに書込む。そして、映像メモリ310内の動画領域MIAに動画映像信号を書込むとともに映像メモリ310に書込まれている映像信号を読み出しつつ映像のスケーリングを行ない、スケーリング後の映像信号を表示デバイスに供給する。この結果、同時にスケーリングされた動画と静止画が表示デバイスに表示される。



(2)

1

【特許請求の範囲】

【請求項1】 コンピュータシステムの表示デバイスに動画と静止画とを同時に表示する方法であって、(a) 静止画映像信号を映像メモリ内の静止画領域に書込む工程と、(b) 前記映像メモリ内の動画領域に動画映像信号を書込むとともに、前記映像メモリに書込まれている映像信号を読み出しつつ映像のスケーリングを行ない、スケーリング後の映像信号を表示デバイスに供給することによって、スケーリングされた動画と静止画を表示デバイスに表示する工程と、を備える映像表示方法。

【請求項2】 コンピュータシステムの表示デバイスに動画と静止画とを同時に表示する方法であって、(a) 表示デバイスの表示画面に対応したメモリ空間を有する第1の映像メモリ内に、スーパーインポーズ領域を示すキーデータを書込む工程と、(b) 第2の映像メモリ内の静止画領域に静止画映像信号を書込む工程と、(c) 前記第2の映像メモリ内の動画領域に動画映像信号を連続的に書込みつつ、前記第2の映像メモリに書き込まれている第1の映像信号を読み出す工程と、(d) 前記第1の映像信号で表わされる映像のスケーリングを行なうことによって、第2の映像信号を求める工程と、(e) 前記第1の映像メモリから読み出された第3の映像信号で表わされる映像の前記スーパーインポーズ領域内に前記第2の映像信号を合成することによって、第4の映像信号を求める工程と、(f) 前記第4の映像信号を表示デバイスに供給することによって、スケーリングされた動画と静止画を表示デバイスに表示する工程と、を備える映像表示方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、コンピュータシステムの表示デバイスに動画と静止画とを同時に表示する方法に関する。

【0002】

【従来の技術】 図12は、表示デバイスの1つのウィンドウ内に静止画と動画が同時に表示された状態を示す説明図である。このような表示を実現するために、従来は、静止画と動画を別のビデオメモリに記憶しておき、表示の際に合成するオーバーレイ技術が使用される。

【0003】 ところで、MS-WINDOWS(マイクロソフト社の商標)等のマルチウィンドウシステムでは、各ウィンドウのサイズを変更することができる。ウィンドウのサイズを変更する際には、映像の倍率を変更せずにウィンドウ内に表示される映像の範囲を広くする方法と、映像の表示範囲は変更せずに映像をスケーリングする方法とがある。

【0004】

【発明が解決しようとする課題】 しかし、従来のオーバーレイ技術では、ウィンドウのサイズの変更に際して、静止画と動画を同時にスケーリングしながら表示するこ

2

とは困難であった。

【0005】 この発明は、従来技術における上述の課題を解決するためになされたものであり、静止画と動画を同時にスケーリングしながら表示することを目的とする。

【0006】

【課題を解決するための手段およびその作用・効果】 上述の課題の少なくとも一部を解決するため、第1の発明は、コンピュータシステムの表示デバイスに動画と静止画とを同時に表示する方法であって、(a) 静止画映像信号を映像メモリ内の静止画領域に書込む工程と、

(b) 前記映像メモリ内の動画領域に動画映像信号を書込むとともに、前記映像メモリに書込まれている映像信号を読み出しつつ映像のスケーリングを行ない、スケーリング後の映像信号を表示デバイスに供給することによって、スケーリングされた動画と静止画を表示デバイスに表示する工程と、を備える。

【0007】 映像メモリ内に静止画と動画とを書込み、これらを含む映像を表わす映像信号を読み出しつつ映像のスケーリングを行なうので、静止画と動画が同時にスケーリングされる。そして、スケーリング後の映像信号を表示デバイスに供給するので、同時にスケーリングされた静止画と動画とを表示デバイスに表示することができる。

【0008】 第2の発明は、コンピュータシステムの表示デバイスに動画と静止画とを同時に表示する方法であって、(a) 表示デバイスの表示画面に対応したメモリ空間を有する第1の映像メモリ内に、スーパーインポーズ領域を示すキーデータを書込む工程と、(b) 第2の映像メモリ内の静止画領域に静止画映像信号を書込む工程と、(c) 前記第2の映像メモリ内の動画領域に動画映像信号を連続的に書込みつつ、前記第2の映像メモリに書き込まれている第1の映像信号を読み出す工程と、(d) 前記第1の映像信号で表わされる映像のスケーリングを行なうことによって、第2の映像信号を求める工程と、(e) 前記第1の映像メモリから読み出された第3の映像信号で表わされる映像の前記スーパーインポーズ領域内に前記第2の映像信号を合成することによって、第4の映像信号を求める工程と、(f) 前記第4の映像信号を表示デバイスに供給することによって、スケーリングされた動画と静止画を表示デバイスに表示する工程と、を備える。

【0009】 第2の映像メモリに静止画と動画とを書込み、これらを含む映像を表わす第1の映像信号を読み出しつつ映像のスケーリングを行なうので、静止画と動画が同時にスケーリングされた映像を表わす第2の映像信号が得られる。この第2の映像信号を、第1の映像メモリから読み出された第3の映像信号のスーパーインポーズ領域内に合成する。従って、静止画と動画を同時にスケーリングしながら、表示デバイスのスーパーインポーズ

(3)

3

領域内にはめ込むことができる。

【0010】

【発明の他の態様】この発明は、以下のような他の態様も含んでいる。第1の態様では、第2の発明において、さらに、(g)前記工程(d)におけるスケーリングの倍率を変更するとともに、前記スーパーインポーズ領域を前記倍率でスケーリングするように前記第1の映像メモリに記憶されている前記キーデータを変更する工程、を備える。

【0011】こうすれば、静止画と動画のスケーリングの倍率を変更しても、スーパーインポーズ領域が同じ倍率でスケーリングされるので、静止画と動画の表示部分がスケーリング前と同じに保たれる。

【0012】

【発明の実施の形態】

A. 装置の全体構成：

次に、本発明の実施の形態を実施例に基づき説明する。図1は、この発明の一実施例を適用するコンピュータシステムの構成を示すブロック図である。このコンピュータシステムは、バス610に、CPU620と、メインメモリ630と、周辺コントローラ640と、複合I/Oポート650と、ネットワークインターフェイス656と、ビデオコントローラ660と、第1のビデオRAM(VRAM)670と、映像転送コントローラ680と、映像処理回路800とが接続されている。映像処理回路800は、その内部に第2のビデオRAM310を有している。なお、第1のVRAM670は、カラーCRT701の表示領域と1対1に対応するメモリ領域を有している。

【0013】周辺コントローラ640にはキーボード642とマウス644とが接続されている。また、複合I/Oポート650にはフロッピディスク装置652とハードディスク装置654とが接続されている。

【0014】ビデオコントローラ660には、表示デバイスとしてのカラーCRT701(またはカラー液晶ディスプレイ)が接続されている。ビデオコントローラ660は、第1のVRAM670に静止画の映像データを書き込むとともに、第1のVRAM670から映像信号を読み出して映像処理回路800に供給する機能を有する。ビデオコントローラ660は、さらに、同期信号SYNC(垂直同期信号VSPCと水平同期信号HSPC)を生成して、カラーCRT701と映像処理回路800に供給する機能を有している。

【0015】映像転送コントローラ680には、動画映像データ供給装置としてのCD-ROM装置682が接続されている。映像転送コントローラ680は、CD-ROM装置682から与えられた動画映像データを、バス610を介して第2のVRAM310に転送するプロセッサとしての機能を有している。

【0016】映像処理回路800は、動画映像信号と静

4

止画映像信号とを合成するとともに、合成後の映像を表わす映像信号をカラーCRT701に供給する機能を有する。また、映像処理回路800は、合成後の映像信号をスケーリングすることによって、静止画と動画を同時に拡大・縮小する機能を有する。

【0017】B. 映像処理回路800の内部構成：図2は、映像処理回路800の内部構成を示すブロック図である。なお、この映像処理回路800の構成は、本出願人により開示された特開平2-298176号公報の第4図に記載されているものと同一である。

【0018】この映像処理回路800は、音声信号を取り扱う音声部ACUと、テレビ信号などアナログ映像信号を取り扱うアナログ部ANUと、映像メモリ部IMUと、映像メモリ部IMUへの映像データの書き込みを制御する書き制御部WCUと、映像メモリ部IMUに記憶された映像データを外部に読み出す読み制御部RCUと、映像を再生する映像再生部IRUとを有している。

【0019】音声部ACUは、音声入力端子101と、音声信号選択回路110と、音量制御回路120と、音声出力端子102とを有している。音声入力端子101には、ビデオプレーヤ等の動画信号供給装置から与えられた音声信号ASEXが入力される。音声信号選択回路110は、この音声信号ASEXと、アナログ部ANUのテレビチューナ710から入力される音声信号ASTVの一方を選択して出力する。なお、テレビチューナ710における選局はCPU620から指示される。選択された音声信号は、音量制御回路120によって音量が調節され、音声出力端子102から出力される。音声出力端子102から出力される音声信号ASMONは、カラーCRT701の音声入力端子またはスピーカに与えられる。

【0020】アナログ部ANUは、テレビチューナ710と、テレビアンテナ711と、映像入力端子103と、映像信号選択回路130と、映像信号デコーダ140と、AD変換器210と、デジタル制御回路220とを有している。映像入力端子103には、動画信号供給装置から与えられた映像信号VSEXが入力される。映像信号選択回路130は、この映像信号VSEXと、CPU620により選局指示されたテレビチューナ710から与えられる映像信号VSTVとの一方を選択して出力する。選択された映像信号は、映像信号デコーダ140によって映像信号LSTVと同期信号SSTVとに分離される。この映像信号LSTVは、RGBの3原色の色信号である。AD変換器210は、アナログ信号である映像信号LSTVをデジタル信号に変換し、書き制御部WCUに供給する。デジタル制御回路220は、同期信号SSTVに基づいてAD変換器210を制御しており、また、書き制御部WCUを経由してVRAM310を制御している。

【0021】書き制御部WCUは、映像データ選択回路

(4)

5

320と、映像メモリ制御信号選択回路330と、書込制御回路340とを有している。映像データ選択回路320は、書込制御回路340から出力される書込選択信号CCに応じて、映像信号LSTVを入力とするAD変換器210の出力と、CPU620によって外部記憶装置などの外部装置から読出された映像信号LSWPCとの一方を選択して出力する。映像メモリ制御信号選択回路330は、書込選択信号CCに応じて、デジタイズ制御回路220が outputする映像メモリ制御信号WETVと、書込制御回路340が outputする映像メモリ制御信号WEPCとの一方を選択して出力する。書込制御回路340は、CPU620または映像転送コントローラ680から供給された映像信号LSWPCを映像メモリ部IMUに書き込む動作を制御する。

【0022】読出制御部RCUは、読出制御回路350と、先入れ先出しメモリ(FIFOメモリ)360と、FIFO読出制御回路370とを有している。FIFO読出制御回路370によって映像メモリ部IMUから読出された映像信号LSFIFは、FIFOメモリ360に記憶される。FIFOメモリ360に記憶された映像信号LSFIFは、読出制御回路350によって外部に読出される。読出制御部RCUは、映像メモリ部IMUに記憶された映像データを、CPU620の命令に応じて外部装置に出力する際に使用される。

【0023】映像メモリ部IMUは、1つの書き込みポートと2つの読み出しポートを有する3ポートVRAM310を有している。3ポートVRAM310としては、ソニー株式会社製のCKX1206または富士通株式会社製のMB81C1501を使用することができる。3ポートVRAM310の構成と機能については、本出願人により開示された特開平2-298176号公報に記載されているので、ここでは説明を省略する。なお、このVRAM310は、特に3ポートに限ることではなく映像データを記憶するメモリであればよい。

【0024】映像再生部IRUは、ビデオコントローラ660から出力された映像信号LSPCと、VRAM310から出力された映像信号LSMEMとを合成して合成映像信号LSMONを生成し、これをカラーCRT701に出力する機能を有する。

【0025】映像再生部IRU内の各信号はそれぞれ次の内容を表わしている。

LSPC：ビデオコントローラ660から出力された映像信号。

LSMEM：VRAM310から読み出された映像信号。

LSDA：アナログ化された映像信号。

LSMON：カラー モニタ701に表示される映像を表わす合成映像信号。

【0026】CNT：ビデオスイッチ510を切換える切換信号。切換信号CNTがHレベルの場合には映像信号LSDAが選択され、Lレベルの場合には映像信号L

6

SPCが選択される。

【0027】SENBL：スーパーインポーズの可否を指定する第1の許可信号。第1の許可信号SENBLは、オペレータがキーボード642またはマウス644を用いてスーパーインポーズを行なうモードを指定するとHレベルに切り換わり、スーパーインポーズを行なわないモードを指定するとLレベルに切り換わる。

SSENBL：画面上におけるスーパーインポーズ領域に相当するタイミングを示す第2の許可信号。第2の許可信号SSENBLは、スーパーインポーズ領域内でHレベルとなり、スーパーインポーズ領域外ではLレベルとなる。なお、スーパーインポーズ領域は、オペレータによってカラーモニタ701の画面上で指定される。

NENBL：多重スーパーインポーズの可否を示す第3の許可信号。第3の許可信号NENBLは、映像信号LSPCにスーパーインポーズされた映像信号LSDAの一部に、さらに映像信号LSPCをスーパーインポーズするか否かを示す。

【0028】COMP：多重スーパーインポーズの領域を示す信号。この比較信号COMPのレベルは、映像信号LSPCを所定の基準電圧VRと比較することによって決定され、映像信号LSDAの一部に映像信号LSPCをスーパーインポーズする領域ではHレベルとなる。比較信号COMPは、次に述べる許可信号CENBLがHレベルの時には有効とされて、上記の第3の許可信号NENBLとなる。

CENBL：多重スーパーインポーズの可否を指定する許可信号。許可信号CENBLのレベルは、オペレータによって切換えられる。

【0029】映像再生部IRU内のDA変換器410は、VRAM310から読みだされた映像信号LSMEMをアナログ信号に変換してビデオスイッチ510に供給する。ビデオスイッチ510は、ビデオコントローラ660から出力された映像信号LSPCと、DA変換器410から出力された映像信号LSDAの一方を選択して、合成映像信号LSMONとしてカラーCRT701に供給する。ビデオスイッチ510の選択信号CNTは、AND回路451の出力信号である。

【0030】スーパーインポーズ制御回路420は、映像処理回路800内のVRAM310に記憶されている映像信号を読み出すとともに、その映像信号で表わされる映像をスケーリングする機能を有している。

【0031】B.スーパーインポーズ制御回路420の詳細構成と動作：図3は、スーパーインポーズ制御回路420及びその周辺回路のブロック回路図である。又、ここに示される3ポートVRAM310は、3つの入出力ポートのうち読み出しポートが使用される。ソニー社製CKX1206のデータシート番号71215-STの第27頁～第31頁には、上記の読み出しポートに係るタイミングチャートが記載されている。使用するポートは上記

(5)

7

データシート第2頁のリードポート1である。

【0032】3ポートVRAM310では、メモリ駆動クロック信号HDC1がポート1シフト信号端子CKR1に、メモリ垂直／水平リセット信号MRS1がポート1垂直クリア端子VCLR1に、水平方向リセット信号HRS1がポート1水平クリア端子HCLR1に、垂直オフセット信号VROFT又は垂直読出ラインクロック信号VRLCKがポート1ラインインクリメント端子INC1に、ポート1出力イネーブルRE1（負論理）がポート1出力イネーブル端子RE1（負論理）にそれぞれ与えられる。又、アナログRGB信号LSMEM(R, G, B中の1データがそれぞれ)がポート1データ出力DO10～DO13から読み出される。

【0033】上記各端子に対応するポート1シフト信号CKR1、ポート1垂直クリアVCLR1、ポート1水平クリア信号HCLR1、ポート1ラインインクリメント信号INC1、ポート1出力イネーブルRE1（負論理）により、読出制御されるアナログRGB信号LSMEMは、R, G, B毎に例えば4ビットで、それぞれポート1データ出力DO10～DO13より出力される。

【0034】ビデオスイッチ510は切換信号入力端子CNTに入力される切換信号VSELにより、A端子又はB端子の入力をコモン端子Cから出力する。具体的には、切換信号VSELがハイレベル『H』のときにB端子の入力を、ローレベル『L』のときにA端子の入力を、それぞれC端子から出力する。CPU620は、パソコン内コンピュータ内のバス610を介して各部を制御する。

【0035】図3の421は水平基準読出ドットクロック信号HBDC1を出力する水平基準読出ドットクロック発生器を示し、422は水平読出開始信号HRS1A及び水平読出方向リセット信号HRS1Tを出力する水平読出開始カウンタを示し、423は水平基準開始信号HRSBを出力する水平64クロックカウンタを示し、424は水平読出回数信号HRTを出力する水平読出回数カウンタを示し、425は水平読出ドットクロック信号HDDAを出力する水平読出ドットクロック発生器を示す。また、垂直読出オフセットカウンタ426は、水平基準読出ドットクロック発生器421に同期したカウント数で、3ポートVRAM310の垂直方向の読出しラインのオフセットラインを決定する垂直読出オフセット信号VROFTを出力する。垂直プランキング数カウンタ427は垂直プランキング終了信号VBEを出力し、垂直読出開始カウンタ428は垂直読出開始信号VRSを出力し、垂直読出回数カウンタ429は垂直読出回数信号VRTを出力し、垂直読出ラインクロック発生器430は垂直読出ラインクロック信号VRLCKを出力する。AND回路431は2つの映像信号LSPC, LSDAをスーパーインポーズさせる切換信号VSELを出力し、OR回路432は垂直読出オフセット信号VRO

(5)

8

FTと垂直読出ラインクロック信号VRLCKを、ポート1ラインインクリメント信号INC1として出力し、NOR回路433はリードイネーブルRE1信号を出力する。また、符号434、435はトライステート回路、436はインバータ回路を示す。

【0036】色信号入力端子506から到来する映像信号LSPCの色信号はビデオスイッチ510のA端子に与えられる。入力端子506の水平同期信号を成す同期端子507から到来する水平同期信号HSPCは、水平基準読出ドットクロック発生器421、水平読出開始カウンタ422、水平64クロックカウンタ423、水平読出回数カウンタ424、垂直プランキング数カウンタ427、垂直読出開始カウンタ428、垂直読出回数カウンタ429、垂直読出ラインクロック発生器430に与えられると共に、垂直同期信号VSPCは、3ポートVRAM310、垂直読出オフセットカウンタ426、垂直プランキング数カウンタ427、垂直読出開始カウンタ428、垂直読出回数カウンタ429、垂直読出ラインクロック発生器430に与えられる。また、同期信号HSPC, VSPCは、同期信号端子490、491へもそれぞれ送出される。

【0037】ここで、水平同期信号HSPC及び垂直同期信号VSPCの入出力について、図4を用いて説明する。水平同期信号HSPC及び垂直同期信号VSPCは、バッファ62, 61を介して同期信号端子490, 491及びスーパーインポーズ制御回路420中の図3に示す所要回路へ与えられる。このバッファ61, 62はインピーダンス変換・波形整形等の機能を有し、画像処理装置が縦横接続される場合でも、上記同期信号の的確な伝送に寄与する。また、水平同期信号HSPCは水平基準読出ドットクロック発生器421内のPLL回路63へ与えられ、CPU620により指定された水平画面全体の水平解像度を規定する信号として水平基準読出ドットクロックHBDC1が発生される。

【0038】PLL回路63は図5に示されるように構成される。つまり、信号線70から水平同期信号HSPCが位相比較器71へ与えられ、また、N分周器74の出力が位相比較器71へ与えられ、位相比較器71ではこれらの信号の位相比較を行って位相差に対応したパルス幅の信号を出力する。位相比較器71の出力はローパスフィルタ72に与えられ平滑化され、電圧制御発振器(VCO)73へ与えられる。VCO73は与えられる電圧に応じた周波数で発振し、これが水平基準読出ドットクロックHBDC1とされて各部へ送出されるとともに、N分周器74へ与えられ、水平同期信号HSPCの周波数にまで分周されて位相比較器71へ戻される。この結果、水平同期信号HSPCに同期した水平基準読出ドットクロックHBDC1が作成される。

【0039】図3のスーパーインポーズ制御回路420における水平読出開始カウンタ422、水平64クロック

(6)

9

クカウンタ423及び水平読出回数カウンタ424は、水平同期信号HSPCによりそのカウント値がそれぞれリセットされる。さらに、同期端子508から到来する垂直同期信号VSPCは、3ポートVRAM310のポート1垂直クリアVCLR1、NOR回路433、垂直読出オフセットカウンタ426、垂直プランキング数カウンタ427、垂直読出開始カウンタ428、垂直読出回数カウンタ429、垂直読出ラインクロック発生器430及び同期信号端子491へそれぞれ送出される。また、垂直読出オフセットカウンタ426、垂直プランキング数カウンタ427、垂直読出開始カウンタ428および垂直読出回数カウンタ429は、垂直同期信号VSPCによりそのカウント値がそれぞれリセットされる。

【0040】水平基準読出ドットクロック発生器421より発生された水平基準読出ドットクロック信号HBDCKは、水平読出開始カウンタ422、水平64クロックカウンタ423、水平読出回数カウンタ424、垂直読出オフセットカウンタ426に与えられると共に、トライステート回路435を介して3ポートVRAM310のクロック信号HDCKとして、3ポートVRAM310のポート1シフト信号端子CKR1に送出される。

【0041】また、水平読出ドットクロック発生器425は、水平64クロックカウンタ423からの水平読出基準信号HRSBを基準とし、水平同期信号HSPCの周波数のN1倍の周波数の信号を出力するPLL回路により構成されており、水平読出ドットクロック信号HDDAを出力する。この水平読出ドットクロック発生器425により発生された水平読出ドットクロック信号HDDAは、トライステート回路434を介して3ポートVRAM310のクロック信号HDCKとして3ポートVRAM310のポート1シフト信号端子CKR1及びD-A変換器410へ与えられ、ディジタルRGB信号LSMEMの読出クロック信号及びD-A変換器410の変換クロック信号として用いられる。

【0042】図6は、スーパーインポーズ制御回路420内の各回路の設定値の機能を示す説明図である。図6に示すように、水平基準読出ドットクロック信号HBDCKの周波数fHBDCKと、水平読出ドットクロック信号HDDCKの周波数fHDDAの比(fHBDCK/fHDDA)は、VRAM310から読出される映像(図6(A))と、カラーCRT701に表示される映像(図6(B))の水平方向の倍率KHに等しい。従って、水平読出ドットクロック信号HDDAの周波数fHDDAを調整することによって、カラーCRT701に表示される映像を水平方向に拡大したり縮小したりすることが可能である。換言すれば、水平読出ドットクロック発生器425内のPLL回路の分周値N425の値を調整することによって、映像を水平方向にスケーリングすることができる。

【0043】垂直読出ラインクロック発生器430は、

10

垂直同期信号VSPCに同期し、垂直同期信号VSPCの周波数のN2倍の周波数の信号を出力するPLL回路により構成されており、垂直読出ラインクロック信号VRLCKを出力する。この垂直読出ラインクロック発生器430により発生された垂直読出ラインクロック信号VRLCKは、OR回路432を介して3ポートVRAM310の垂直方向のアドレスであるラインアドレスを進めるポート1ラインインクリメント端子INC1に与えられると共に、OR回路432、NOR回路433を介してポート1出力イネーブルRE1端子(負論理)へ与えられる。

【0044】図6に示すように、水平同期信号HSPCの周波数fHSYNCと、垂直読出ラインクロック信号VRLCKの周波数fVRLCKの比(fHSYNC/fVRLCK)は、3ポートVRAM310から読出された映像(図6(A))と、カラーCRT701に表示される映像(図6(B))の垂直方向の倍率KVに等しい。従って、垂直読出ラインクロック信号VRLCKの周波数fVRLCKを調整することによって、カラーCRT701に表示される映像を垂直方向に拡大・縮小することが可能である。換言すれば、垂直読出ラインクロック発生器430内のPLL回路の分周値N430の値を調整することによって、映像を垂直方向にスケーリングすることができる。

【0045】スーパーインポーズ制御回路420は、これら水平基準読出ドットクロック信号HBDCK、水平読出ドットクロック信号HDDA及び垂直読出ラインクロック信号VRLCKにより、基本的な読出しタイミングを得ている。

【0046】垂直読出オフセットカウンタ426は、3ポートVRAM310の読出ラインの開始オフセットライン位置を決めるため、垂直同期信号VSPCによりカウント値がリセットされた後に、水平基準読出ドットクロック発生器421から出力される水平基準読出ドットクロック信号HBDCKに同期しながら、3ポートVRAM310の垂直方向のラインアドレスを歩進する垂直オフセット信号VROFTをOR回路432へ送出する。

【0047】図6(A)に示すように、垂直読出オフセットカウンタ426の設定値N426は、3ポートVRAM310から読出される映像部分(図中破線で囲む領域)の垂直方向の開始位置を示している。

【0048】垂直プランキング数カウンタ427は映像信号LSPCの垂直バックポーチ領域を削除させるためのカウンタ(図示せず)を含んでいる。このカウンタは水平同期信号HSPCのクロック数をカウントし、垂直バックポーチ領域を過ぎると垂直プランキング終了信号VBEを垂直読出開始カウンタ428へ出力する。

【0049】垂直読出開始カウンタ428は、垂直プランキング数カウンタ427から送出される許可信号(垂

(7)

11

直ブランкиング終了信号VBE) を受けて、水平同期信号HSPCのクロック数をカウントし、3ポートVRAM310からの垂直方向に対する読出開始許可信号(垂直読出開始信号) VRSを垂直読出回数カウンタ429へ出力する。

【0050】図6(C)に示すように、垂直読出開始カウンタ428の設定値N428は、3ポートVRAM310から読出された映像がカラーCRT701の画面に表示される際の、垂直方向の表示開始位置を規定する。

【0051】垂直読出回数カウンタ429は、垂直読出開始カウンタ428から送出される許可信号(制御信号VRS)を受けて、水平同期信号HSPCのクロック数をカウントし、3ポートVRAM310からの垂直方向に対する読出期間を示す信号、すなわち垂直読出回数信号VRTをAND回路431へ出力する。

【0052】図6(B), (C)に示すように、垂直読出回数カウンタ429の設定値N429は、カラーCRT701に表示される映像の垂直方向のライン数を規定する。

【0053】以上に説明した垂直読出オフセットカウンタ426、垂直ブランкиング数カウンタ427、垂直読出開始カウンタ428、垂直読出回数カウンタ429及び垂直読出ラインクロック発生器430により、3ポートVRAM310に対する垂直方向の読出し制御が行われる。

【0054】なお、垂直読出オフセットカウンタ426がカウントする水平同期信号HSPCのクロック数N426、垂直ブランкиング数カウンタ427がカウントする水平同期信号HSPCのクロック数N427、垂直読出開始カウンタ428がカウントする水平同期信号HSPCのクロック数N428、垂直読出回数カウンタ429がカウントする水平同期信号HSPCのクロック数N429、垂直読出ラインクロック発生器430内のPLL回路内のN分周器の値は、パーソナルコンピュータ内のCPU620によってそれぞれ所要の値に設定される。

【0055】水平読出開始カウンタ422は、水平基準読出ドットクロック発生器421から送出される水平基準読出ドットクロック信号HBDCKのクロック数をカウントし、3ポートVRAM310の水平方向に対する読出開始許可信号(水平読出開始信号HRS)を水平64クロックカウンタ423へ送出する。

【0056】図6(C)に示すように、水平読出開始カウンタ422の設定値N422は、3ポートVRAM310から読出された映像がカラーCRT701の画面に表示される際の、水平方向の表示開始位置を規定する。

【0057】水平64クロックカウンタ423は水平読出開始カウンタ422から送出される許可信号(水平読出開始信号HRS)を受けて、水平基準読出ドットクロック発生器421から出力される水平基準読出ドット

(7)

12

クロック信号HBDCKのクロック数をカウントする。そして、そのカウント値が3ポートVRAM310の読出時の特性である64クロックになると、水平読出基準信号HRSBを水平読出ドットクロック発生器425、水平読出回数カウンタ424及びAND回路431へ出力する。

【0058】水平読出回数カウンタ424は水平基準読出ドットクロック発生器421から送出される水平基準読出ドットクロック信号HBDCKのクロック数をカウントし、3ポートVRAM310の水平方向に対する読出期間の許可信号(水平読出回数信号HRT)をAND回路431へ送出する。

【0059】図6(B), (C)に示すように、水平読出回数カウンタ424の設定値N424は、カラーCRT701に表示される映像の水平方向のドット数を規定する。

【0060】かくして、水平読出開始カウンタ422、水平64クロックカウンタ423及び水平読出回数カウンタ424により、3ポートVRAM310に対する水平方向の読出制御が行われる。なお、水平基準読出ドットクロック発生器421のPLL回路内の分周器の設定値と、水平読出ドットクロック発生器425のPLL回路内の分周器の設定値と、水平読出開始カウンタ422がカウントする水平基準読出ドットクロック信号HBDCKのクロック数N422と、水平読出回数カウンタ424がカウントする基準ドットクロック信号HBDCKのクロック数N424は、パーソナルコンピュータ内のCPU620によってそれぞれ所要の値に設定される。

【0061】C. 第1実施例における映像処理の内容: 図7は、本発明の第1実施例の処理内容を示す説明図であり、図8はその処理手順を示すフローチャートである。なお、図8の処理は、メインメモリ630に格納されたアプリケーションプログラムをCPU620が実行することによって行なわれる。

【0062】第1実施例の処理では、図7(A)に示すように、カラーCRT701の1つのウィンドウ内の左半分に、9人の異なるプロゴルファーの写真を静止画として表示する。そして、ユーザがマウス644を用いてプロゴルファーの一人を選択する、ウィンドウの右半分にそのプロゴルファーのゴルフスイングを示す動画が表示される。

【0063】図8のステップS1では、CPU620または映像転送コントローラ680が、静止画の映像データを外部記憶媒体であるCD-ROM装置682から読み出して第2のVRAM310内の静止画領域S1Aに書き込む。第1のVRAM670に記憶された映像データはスーパーインポーズ制御回路420によって読み出され、その映像信号がカラーCRT701に供給される。従って、ステップS1において第1のVRAM310に書き込まれた静止画がカラーCRT701に表示さ

(8)

13

れることになる。

【0064】ステップS2では、ユーザが静止画として表示された9人のプロゴルファーの中から一人を選択する。ステップS3では、選択されたゴルファーのスwingを示す動画映像データを、映像転送コントローラ680がCD-ROM装置682から読み出して第2のVRAM310内の動画領域MIAに転送する。すると、図7(B)に示すように、第2のVRAM310内の動画領域MIA内に、ゴルファーのスwingの動画が書き込まれる。

【0065】図7(C)に示すように、メインメモリ630のウインドウメモリ領域632には、ウインドウ内に表示される文字「ゴルフ教室」および「Aプロのフォーム」と、第2のVRAM310内の映像をスーパーインポーズする領域を示すカラーキーデータKYとが書き込まれている。ウインドウメモリ領域632の映像データは、CPU620によって第1のVRAM670に転送される。なお、画面上に複数のウインドウが開かれている場合には、メインメモリ630内に複数のウインドウメモリ領域が確保される。そして、それぞれのウインドウメモリ領域内の映像データがCPU620によって第1のVRAM670に格納された映像データは、ビデオコントローラ660によって映像信号LSPCとして読み出されて映像処理回路800に供給される。従って、カラーキーデータKYを含む映像信号LSPCが映像処理回路800に供給されることになる。

【0066】カラーキーデータKYに対応する映像信号LSPCの信号レベルは、図2に示す基準電圧VR以上とのレベルとなる。この結果、カラーキーデータKYが設定された領域(スーパーインポーズ領域)では、電圧比較回路540から比較される比較信号COMPがLレベルとなり、第2のVRAM310から読み出された映像信号LSDAがビデオスイッチ510によって選択されてカラーCRT701に供給される。一方、カラーキーデータKYが設定されていない領域では、ビデオコントローラ660によって第1のVRAM670から読み出された映像信号LSPCが選択されてカラーCRT701に表示される。要約すれば、カラーキーデータKYが設定されているスーパーインポーズ領域では第2のVRAM310から読み出された映像が表示され、カラーキーデータKYが設定されていない領域では第1のVRAM670から読み出された映像が表示される。

【0067】図9は、第1実施例における映像の位置とサイズを示す説明図である。図9(A)は、動画のサイズSX[ドット]、SY[ライン]を示している。図9(B)は、第2のVRAM310内における静止画領域SIAと動画領域MIAを示している。静止画領域SIAと動画領域MIAとを含む領域のサイズは、SXL[画素]、SLY[ライン]である。図9(C)は、ウ

14

インドウメモリ領域632内のカラーキーデータ領域(スーパーインポーズ領域)を示している。ウインドウメモリ領域632の開始アドレス(オフセットアドレス)を(X0, Y0)とし、静止画のカラーキーデータ領域の開始アドレス(左上点のアドレス)を(SX0, SY0)とすると、その差分アドレス(SX0-X0, SY0-Y0)は(DH, DY)である。図9(D)は、カラーCRT701における画面表示を示している。ウインドウW内における動画領域MIAのサイズは

10 MH[画素]、MV[ライン]であり、静止画領域SIAと動画領域MIAとを含む領域のサイズはMHL[画素]、MVL[ライン]である。

【0068】図9(A)の動画を基準とした図9(D)の動画の水平表示倍率KHと垂直表示倍率KVは、次式で与えられる。

$$KH = MH / SX \quad \dots (1a)$$

$$KV = MV / SY \quad \dots (1b)$$

【0069】また、ウインドウW内の表示開始位置のアドレス(SX0, SY0)は次式で与えられる。

$$20 SX0 = X0 + DH \quad \dots (2a)$$

$$SY0 = Y0 + DV \quad \dots (2b)$$

【0070】カラーCRT701の画面上における静止画領域SIAと動画領域MIAを含む領域の表示サイズMHL、MVLは次式で与えられる。

$$MHL = SXL \times KH \quad \dots (3a)$$

$$MVL = SYL \times KV \quad \dots (3b)$$

【0071】図6において説明したように、映像の水平表示倍率KHは、水平読出ドットクロック発生器425(図3)内のPLL回路の分周値N425の値を調整することによって調整できる。また、映像の垂直倍率KVは、垂直読出ラインクロック発生器430内のPLL回路の分周値N430の値を調整することによって調整できる。具体的には、これらの分周値N425、N430の値は、次式で与えられる。

$$N425 = NH0 / KH \quad \dots (4a)$$

40 N430 = NV0 / KV \quad \dots (4b) ここで、NH0は水平表示倍率KHが1となる時の分周値であり、NV0は垂直表示倍率KVが1となる時の分周値である。

【0072】このように、この実施例では、PLL回路の分周値N425、N430を調整することによって、ウインドウW内の静止画と動画とを同時に同じ倍率でスケーリングすることができる。なお、水平表示倍率KHと垂直表示倍率KVとは、それぞれ異なる値に設定することが可能である。

【0073】なお、表示倍率KH、KVを変更する際には、CPU620がウインドウメモリ領域632内のカラーキーデータ領域をこれらの表示倍率KH、KVに応じてスケーリングする。ウインドウメモリ領域632のデータ量はVRAM内のデータ量に比べてかなり少ないので、CPU620によってカラーキーデータ領域のス

(9)

15

ケーリングを高速に行なうことが可能である。

【0074】D. 第2実施例における映像処理の内容：図10は、本発明の第2実施例の処理内容を示す説明図であり、図11はその処理手順を示すフローチャートである。なお、図11の処理も、メインメモリ630に格納されたアプリケーションプログラムをCPU620が実行することによって行なわれる。

【0075】第2実施例では、ネットワークに接続されたコンピュータシステム間におけるテレビ電話システムを実現している。コンピュータシステムとしては図1に示すものを使用することができる。

【0076】図11のステップS11では、CPU620が通話相手を選択するための静止画をハードディスク装置654から読み出して第2のVRAM310内の静止画領域に書き込む。この結果、図10(A)に示すように、ウィンドウの左半分に通話相手を選択するための9つの静止画が配列されて表示される。

【0077】図11のステップS12では、ユーザ自身の動画をウィンドウの右半分の動画領域に表示する。なお、第2実施例では、ユーザ自身の動画を表示するためのビデオカメラ(図示せず)が映像入力端子103(図2)に接続されている。

【0078】ステップS13においてユーザが静止画から通話相手を一人選択すると、ステップS14において、CPU620がネットワークインターフェイス656を介して選択された通話相手を呼出す。相手側との接続が完了する(ステップS15)と、図10(B)に示すように、通話相手のコンピュータシステムから送信されてきた通話相手の映像がウィンドウ内の静止画領域に表示される(ステップS16)。なお、通話相手の映像は、ネットワークインターフェイス656を介してCPU620に供給され、CPU620によって第2のVRAM310内の静止画領域に転送される。通話相手の映像は、ネットワークインターフェイス656を介して間歇的に供給されるので、半連続的な静止画(半動画)としてカラーCRT701上に表示される。なお、ユーザ自身の映像も、ネットワークインターフェイス656を介して通話相手のコンピュータシステムに間歇的に転送されている。

【0079】こうして、通話中(ステップS17)には、通話相手の半連続的な静止画がウィンドウ内の静止画領域に表示されるとともに、ユーザ自身の動画も動画領域に表示されている。通話が終了すると、ステップS18において回線が切断されて(ステップS18)図10(A)の状態に復帰する。

【0080】このように、第2実施例では、コンピュータシステムを利用したテレビ電話を容易に実現することができる。この際、ウィンドウ内には通話相手の半連続的な静止画のみでなく、ユーザ自身の動画も同時に表示することができる。また、第1実施例と同様に、図9に

16

示すようにウィンドウ内の静止画と動画とを同時に同じ倍率でスケーリングすることも可能である。

【0081】なお、この発明は上記の実施例や実施形態に限られるものではなく、その要旨を逸脱しない範囲において種々の態様において実施することができる、例えば次のような変形も可能である。

【0082】(1) 上記実施例では、第1のVRAM670内に格納されたカラーキーデータKYに従って、第2のVRAM310から読み出された映像信号LSME10を、第1のVRAM670から読み出された映像信号LSPCに合成するようになっていた。しかし、第2のVRAM310から読み出された映像信号LSPCを他の映像信号と合成せずにカラーCRT701に与えるようになることも可能である。この場合には、第1のVRAM670を省略することも可能である。また、VRAM310が、カラーCRT701における表示領域と1対1に対応するメモリ空間を有することになり、VRAMがフレームメモリとして使用されることになる。

【図面の簡単な説明】
20 【図1】この発明の一実施例としてのコンピュータシステムの構成を示すブロック図。

【図2】映像処理回路800の内部構成を示すブロック図。

【図3】スーパーインポーズ制御回路420とその周辺回路の詳細なブロック回路図。

【図4】スーパーインポーズ制御回路420における水平同期信号HSPC及び垂直同期信号VSPCの入出力回路を示す説明図。

【図5】PLL回路63の構成を示すブロック図。
30 【図6】スーパーインポーズ制御回路420内の各回路の設定値の機能を示す説明図。

【図7】本発明の第1実施例における処理内容を示す説明図。

【図8】本発明の第1実施例における処理手順を示すフローチャート。

【図9】第1実施例における映像の位置とサイズを示す説明図。

【図10】第2実施例における処理内容を示す説明図。

【図11】本発明の第2実施例における処理手順を示すフローチャート。

【図12】表示デバイスの1つのウィンドウ内に静止画と動画が同時に表示された状態を示す説明図。

【符号の説明】
61, 62…バッファ
62, 61…バッファ
63…PLL回路
71…位相比較器
72…ローパスフィルタ
73…電圧制御発振器(VCO)
50 74…N分周器

(10)

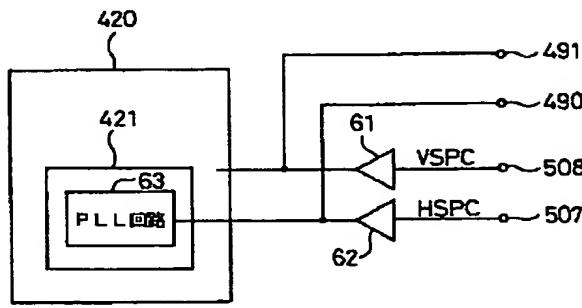
17

1 0 1 … 音声入力端子
 1 0 2 … 音声出力端子
 1 0 3 … 映像入力端子
 1 1 0 … 音声信号選択回路
 1 2 0 … 音量制御回路
 1 3 0 … 映像信号選択回路
 1 4 0 … 映像信号デコーダ
 2 1 0 … AD変換器
 2 2 0 … デジタル化制御回路
 3 1 0 … ビデオRAM (第1の映像メモリ)
 3 2 0 … 映像データ選択回路
 3 3 0 … 映像メモリ制御信号選択回路
 3 4 0 … 書込制御回路
 3 5 0 … 読出制御回路
 3 6 0 … FIFOメモリ
 3 7 0 … FIFO読出制御回路
 4 1 0 … DA変換器
 4 2 0 … スーパーインポーズ制御回路
 4 2 1 … 水平基準読出ドットクロック発生器
 4 2 2 … 水平読出開始カウンタ
 4 2 4 … 水平読出回数カウンタ
 4 2 5 … 水平読出ドットクロック発生器
 4 2 6 … 垂直読出オフセットカウンタ
 4 2 7 … 垂直プランギング数カウンタ
 4 2 8 … 垂直読出開始カウンタ
 4 2 9 … 垂直読出回数カウンタ
 4 3 0 … 垂直読出ラインクロック発生器
 4 3 1 … AND回路
 4 3 2 … OR回路

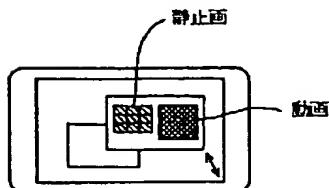
18

4 3 3 … NOR回路
 4 3 4 … トライステート回路
 4 3 5 … トライステート回路
 4 5 1 … AND回路
 4 9 0, 4 9 1 … 同期信号端子
 5 0 6 … 色信号入力端子
 5 0 7, 5 0 8 … 同期端子
 5 1 0 … ビデオスイッチ
 5 4 0 … 電圧比較回路
 10 6 1 0 … バス
 6 2 0 … CPU (プロセッサ)
 6 3 0 … メインメモリ
 6 3 2 … ウィンドウメモリ領域
 6 4 0 … 周辺コントローラ
 6 4 2 … キーボード
 6 4 4 … マウス
 6 5 0 … 複合I/Oポート
 6 5 2 … フロッピディスク装置
 6 5 4 … ハードディスク装置
 20 6 5 6 … ネットワークインターフェイス
 6 6 0 … ビデオコントローラ
 6 7 0 … ビデオRAM (第1の映像メモリ)
 6 8 0 … 映像転送コントローラ
 6 8 2 … CD-ROM装置
 7 0 1 … カラーCRT
 7 1 0 … テレビチューナ
 7 1 1 … テレビアンテナ
 8 0 0 … 映像処理回路 (映像処理部)

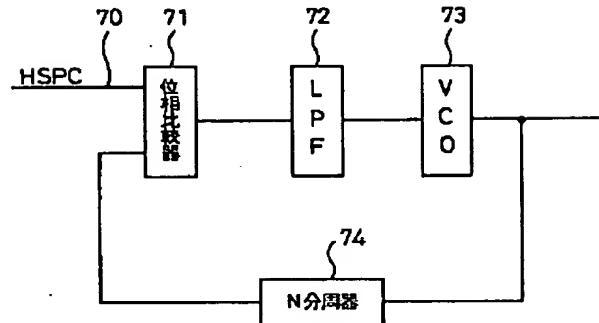
【図4】



【図12】

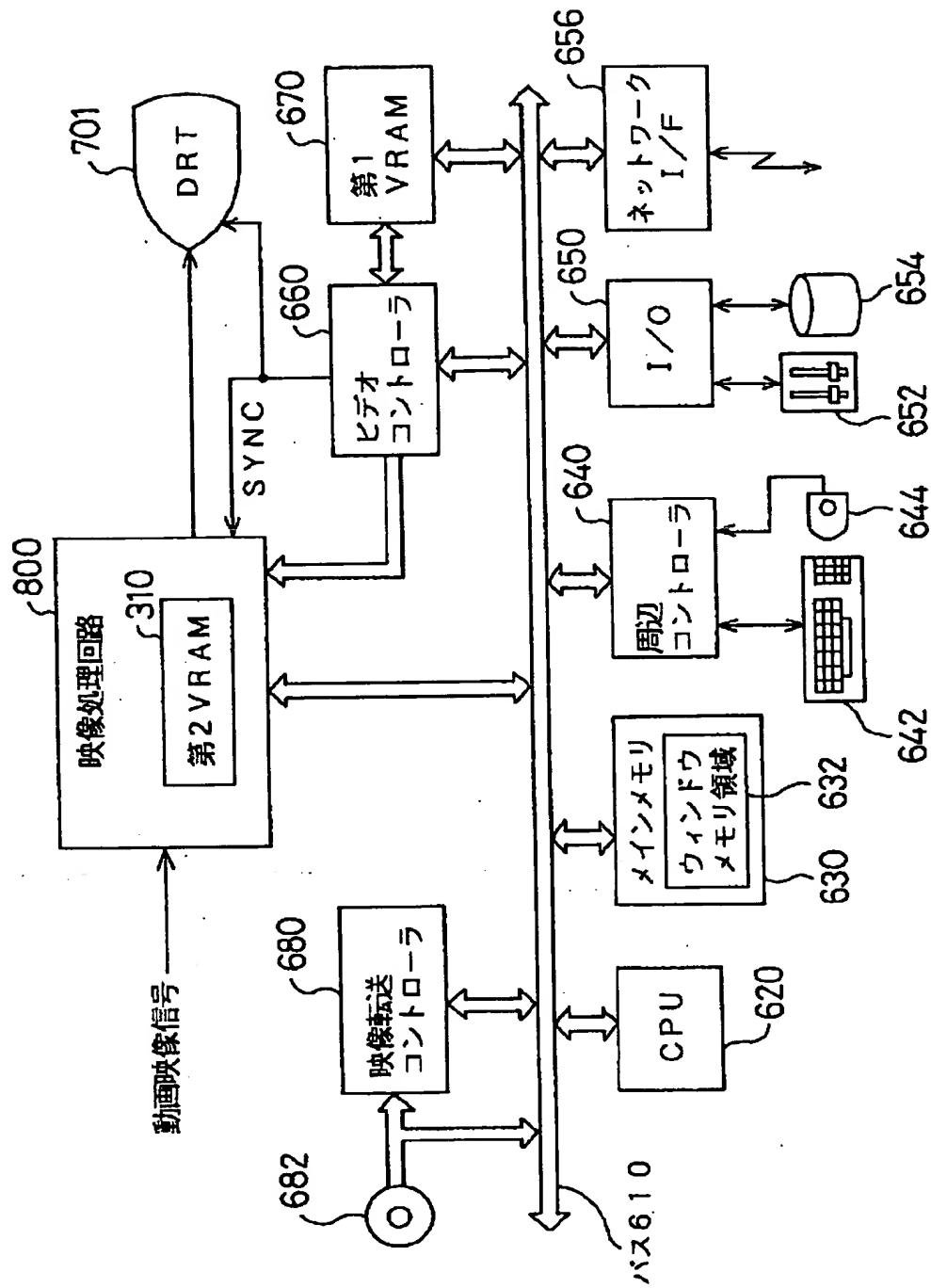


【図5】



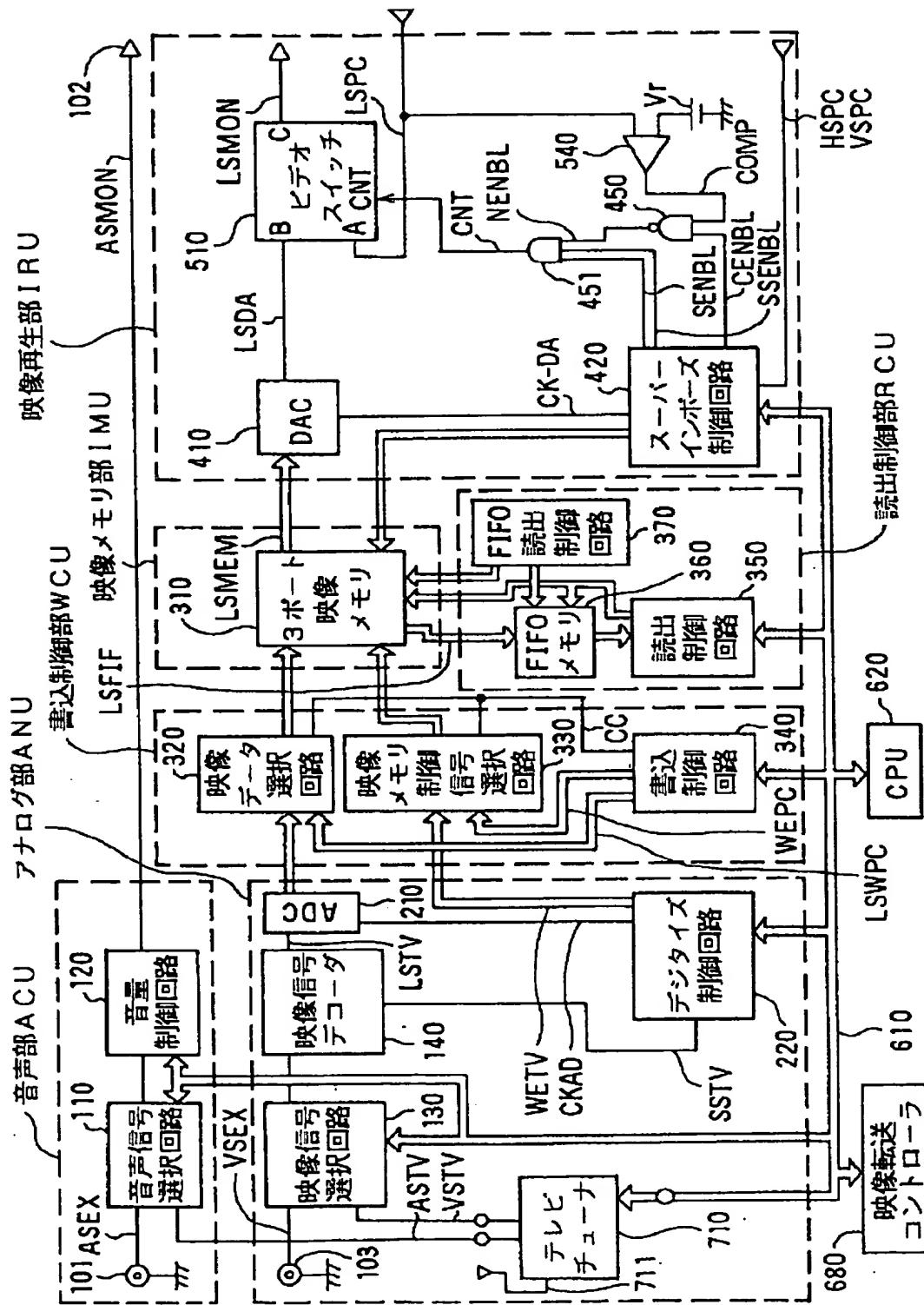
(11)

【図1】



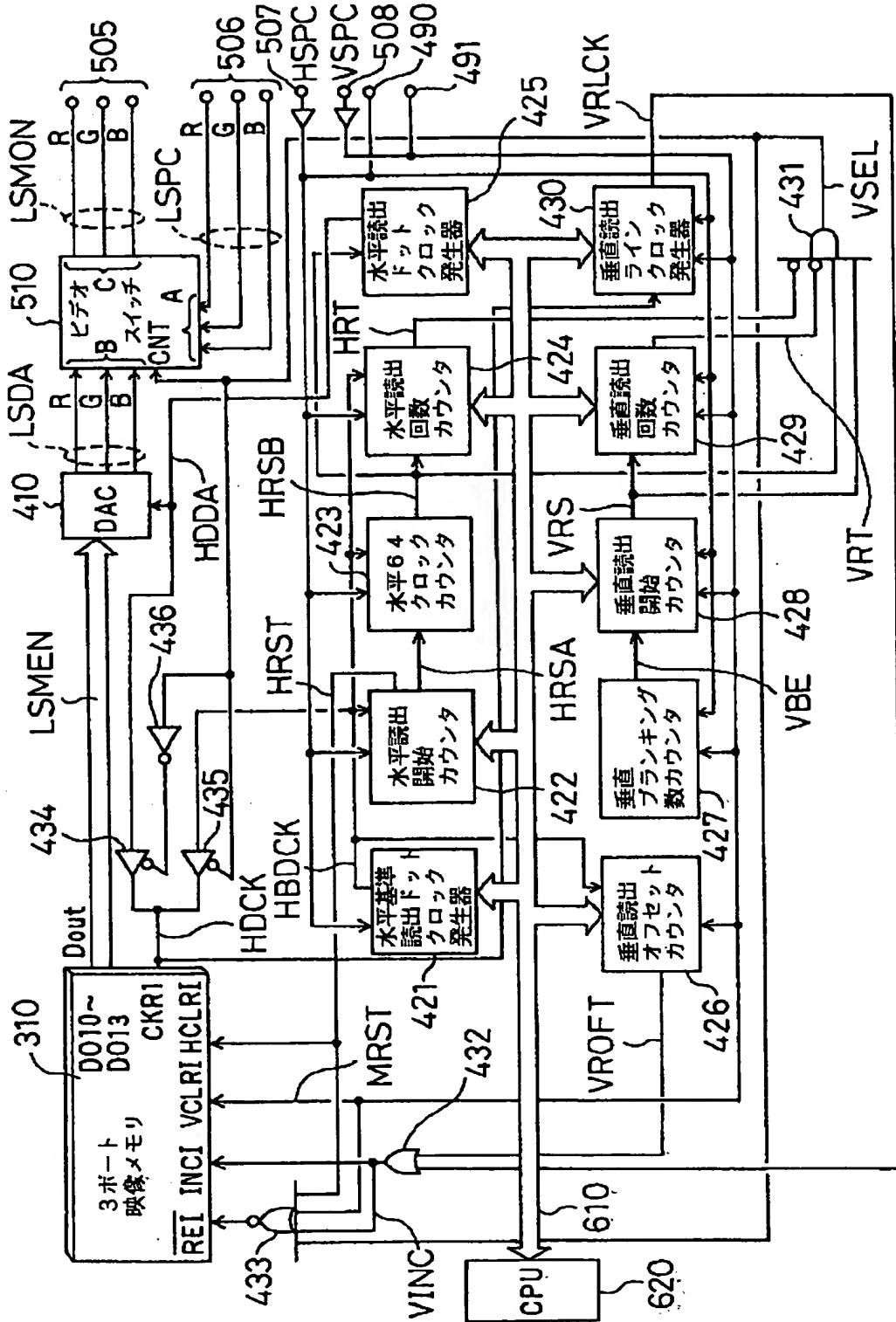
(12)

【図2】



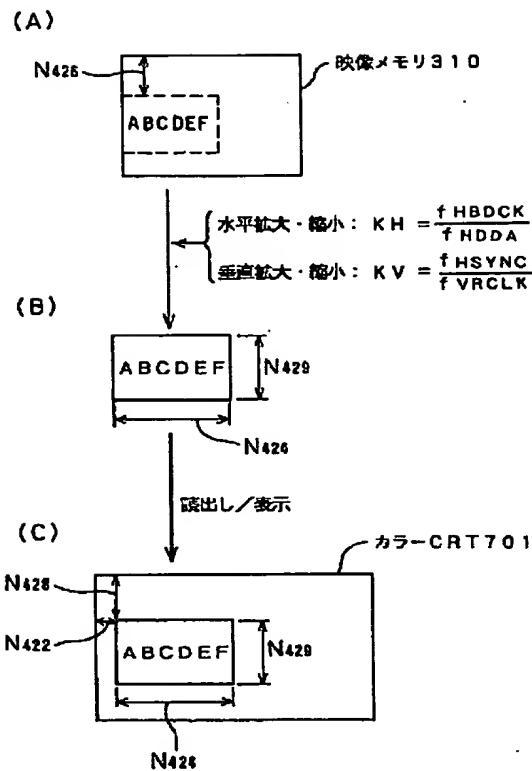
(13)

【図3】

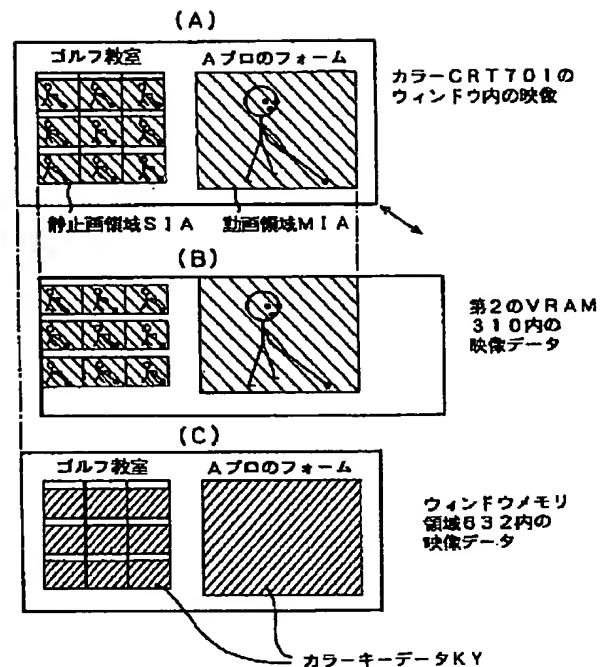


(14)

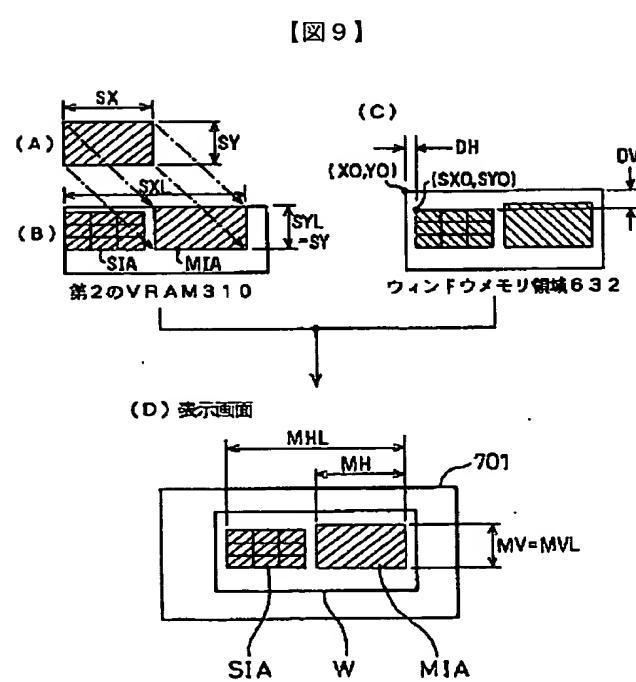
【図6】



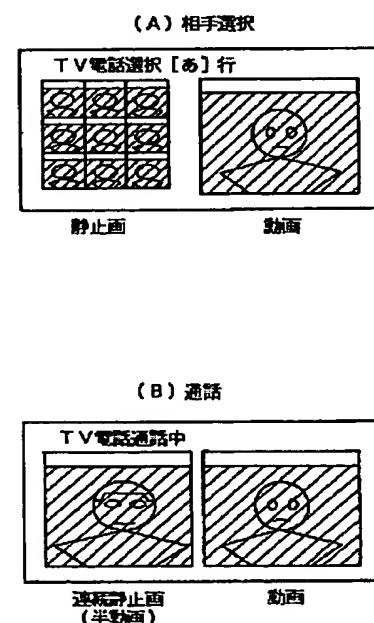
【図7】



【図10】



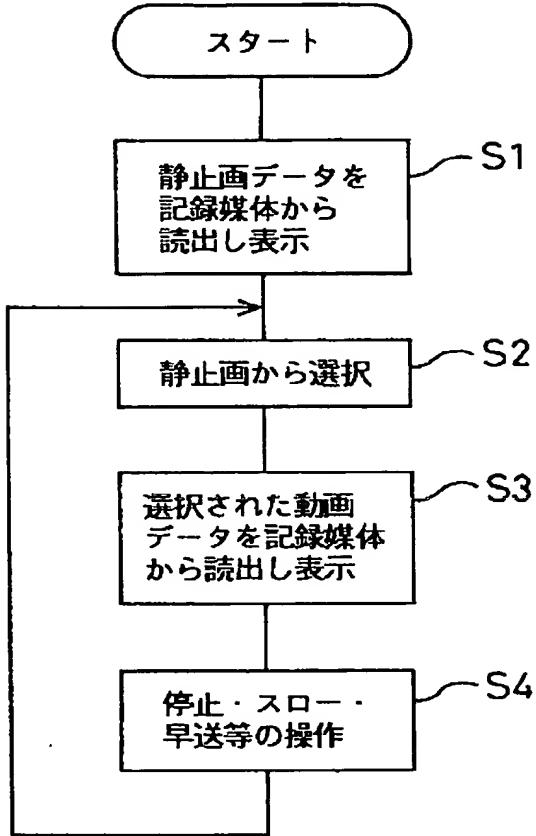
【図9】



(15)

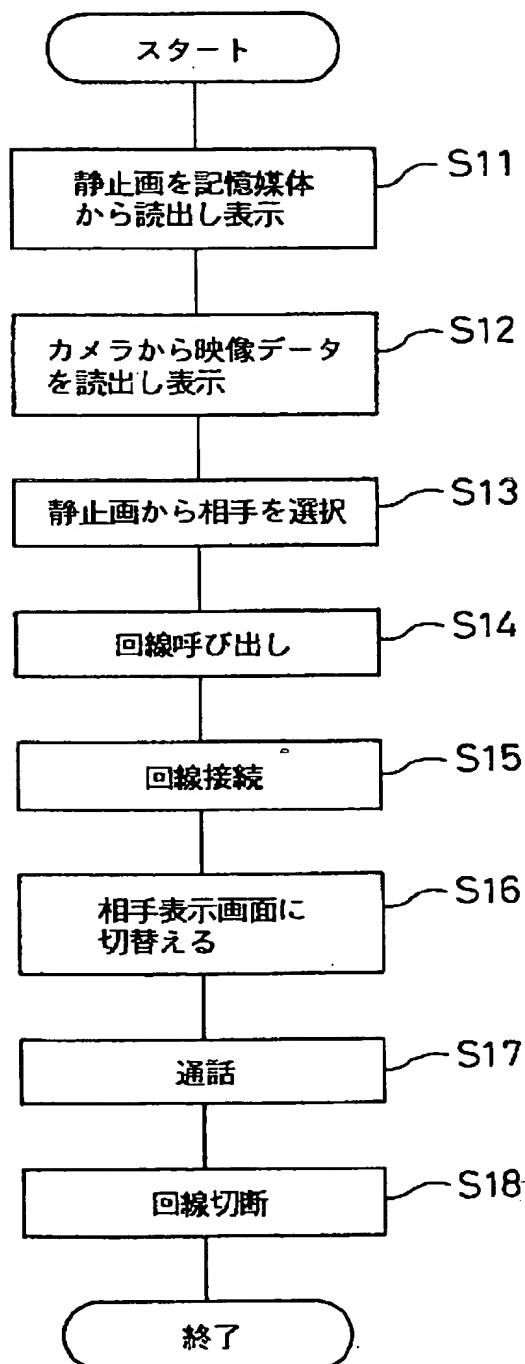
【図8】

第1実施例の処理手順



【図11】

第2実施例の処理手順



(16)

フロントページの続き

(51) Int. Cl. 6	識別記号	府内整理番号	F I	技術表示箇所
G 0 9 G 5/36	5 2 0	9377-5H	G 0 9 G 5/36	5 2 0 E
H 0 4 N 5/262			H 0 4 N 5/262	

(2)

2

1
前記映像メモリ内の動画領域に動画映像信号を書込むとともに、前記映像メモリに書込まれている映像信号を読み出しつつ映像のスケーリングを行ない、スケーリング後の映像信号を表示デバイスに供給する手段と、を備えた装置であって、
前記表示デバイスは前記スケーリング後の映像信号に応じてスケーリングされた動画と静止画を表示する、装置。

【請求項 4】 表示デバイスと、

前記表示デバイスの表示画面に対応したメモリ空間を有する第1の映像メモリと、
第2の映像メモリと、
前記第1の映像メモリ内に、スーパーインポーズ領域を示すキーデータを書込む手段と、
前記第2の映像メモリ内の静止画領域に静止画映像信号を書込む手段と、
前記第2の映像メモリ内の動画領域に動画映像信号を連続的に書込みつつ、前記第2の映像メモリに書き込まれている第1の映像信号を読み出す手段と、
前記第1の映像信号で表わされる映像のスケーリングを行なうことによって、第2の映像信号を求める手段と、
前記第1の映像メモリから読み出された第3の映像信号で表わされる映像の前記スーパーインポーズ領域内に前記第2の映像信号を合成することによって、第4の映像信号を求める手段と、
前記第4の映像信号を表示デバイスに供給する手段と、を備えた装置であって、
前記表示デバイスは前記第4の信号に応じてスケーリングされた動画と静止画を表示する、装置。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正内容】

【0001】

【発明の属する技術分野】この発明は、表示デバイスに動画と静止画とを同時に表示する方法および装置に関する。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正内容】

【0006】

【課題を解決するための手段およびその作用・効果】上述の課題の少なくとも一部を解決するため、本発明による第1の方法は、表示デバイスに動画と静止画とを同時に表示する方法であって、

(a) 静止画映像信号を映像メモリ内の静止画領域に書込む工程と、

10 (b) 前記映像メモリ内の動画領域に動画映像信号を書込むとともに、前記映像メモリに書込まれている映像信号を読み出しつつ映像のスケーリングを行ない、スケーリング後の映像信号を表示デバイスに供給することによって、スケーリングされた動画と静止画を表示デバイスに表示する工程と、を備える。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正内容】

【0008】本発明による第2の方法は、表示デバイスに動画と静止画とを同時に表示する方法であって、

(a) 表示デバイスの表示画面に対応したメモリ空間を有する第1の映像メモリ内に、スーパーインポーズ領域を示すキーデータを書込む工程と、

(b) 第2の映像メモリ内の静止画領域に静止画映像信号を書込む工程と、

(c) 前記第2の映像メモリ内の動画領域に動画映像信号を連続的に書込みつつ、前記第2の映像メモリに書き込まれている第1の映像信号を読み出す工程と、

(d) 前記第1の映像信号で表わされる映像のスケーリングを行なうことによって、第2の映像信号を求める工程と、

(e) 前記第1の映像メモリから読み出された第3の映像信号で表わされる映像の前記スーパーインポーズ領域内に前記第2の映像信号を合成することによって、第4の映像信号を求める工程と、

(f) 前記第4の映像信号を表示デバイスに供給することによって、スケーリングされた動画と静止画を表示デバイスに表示する工程と、を備える。

40

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成14年10月23日(2002.10.23)

【公開番号】特開平9-34426

【公開日】平成9年2月7日(1997.2.7)

【年通号数】公開特許公報9-345

【出願番号】特願平7-207670

【国際特許分類第7版】

G09G 5/00 555

5/14

5/36 510

5/377

5/373

H04N 5/262

【F I】

G09G 5/00 555 P

555 K

5/14 E

5/36 510 M

520 L

520 E

H04N 5/262

【手続補正書】

【提出日】平成14年7月18日(2002.7.18)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正内容】

【発明の名称】映像表示方法および装置

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】表示デバイスに動画と静止画とを同時に表示する方法であって、

(a) 静止画映像信号を映像メモリ内の静止画領域に書込む工程と、

(b) 前記映像メモリ内の動画領域に動画映像信号を書込むとともに、前記映像メモリに書込まれている映像信号を読み出しつつ映像のスケーリングを行ない、スケーリング後の映像信号を表示デバイスに供給することによって、スケーリングされた動画と静止画を表示デバイスに表示する工程と、を備える映像表示方法。

【請求項2】表示デバイスに動画と静止画とを同時に表示する方法であって、

(a) 表示デバイスの表示画面に対応したメモリ空間を有する第1の映像メモリ内に、スーパーインポーズ領域を示すキーデータを書込む工程と、

(b) 第2の映像メモリ内の静止画領域に静止画映像信号を書込む工程と、

(c) 前記第2の映像メモリ内の動画領域に動画映像信号を連続的に書込みつつ、前記第2の映像メモリに書き込まれている第1の映像信号を読み出す工程と、

(d) 前記第1の映像信号で表わされる映像のスケーリングを行なうことによって、第2の映像信号を求める工程と、

(e) 前記第1の映像メモリから読み出された第3の映像信号で表わされる映像の前記スーパーインポーズ領域内に前記第2の映像信号を合成することによって、第4の映像信号を求める工程と、

(f) 前記第4の映像信号を表示デバイスに供給することによって、スケーリングされた動画と静止画を表示デバイスに表示する工程と、を備える映像表示方法。

【請求項3】表示デバイスと、

映像メモリと、

静止画映像信号を前記映像メモリ内の静止画領域に書込む手段と、